

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

PUBLICATION NUMBER : 01155387
 PUBLICATION DATE : 19-06-89

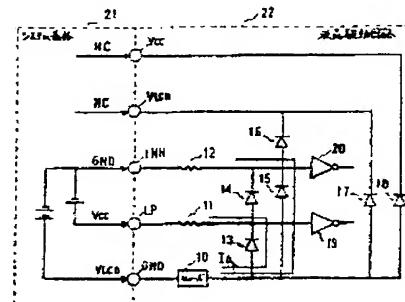
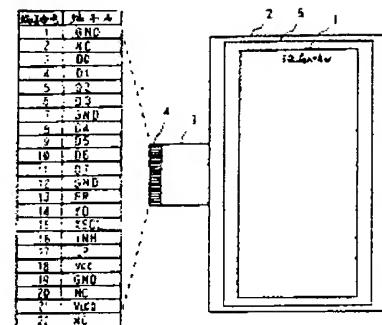
APPLICATION DATE : 14-12-87
 APPLICATION NUMBER : 62315609

APPLICANT : SEIKO EPSON CORP;

INVENTOR : IMAMURA YOICHI;

INT.CL. : G09F 9/00 G09F 9/35

TITLE : EXTERNAL CONNECTION TERMINAL
 ARRAY METHOD OF LIQUID CRYSTAL
 DISPLAY DEVICE



ABSTRACT : PURPOSE: To prevent the liquid crystal display device from breaking down or malfunctioning owing to a misconnection or short circuit by using a terminal adjacent to a power source terminal for applying a maximum voltage as a nonconnection terminal or for the common power source of a liquid crystal driving circuit used for the liquid crystal display device.

CONSTITUTION: A high-voltage VLCD terminal is applied with a voltage a few times as high as that applied to any other terminal, so noncontact terminals (NC) are provided on both the sides. Consequently, even if an adjacent terminal and VLCD are short-circuited, the adjacent terminal is prevented from being broken. Further, a GND terminal is provided across the NC terminal, and then even if up two terminals are connected shifting, an LCD driver is prevented from being broken. Namely, a breakdown current ID in case of a misconnection frequently flows through the GND terminal and diodes 13 and 15 in a liquid crystal drive without fail, so a breakdown voltage and the breakdown current are prevented from being applied to the LCD driver by interposing an overcurrent cutoff or limiting means (fuse or resistance) in a GND wire. Consequently, the LCD driver is prevented from breaking down or deteriorating owing to a careless misconnection between the liquid crystal display device and a system base body.

COPYRIGHT: (C)1989,JPO

⑪ 公開特許公報 (A)

平1-155387

⑤Int.Cl. 4

G 09 F 9/00
9/35

識別記号

3 4 6

庁内整理番号

D-6866-5C
7335-5C

⑩公開 平成1年(1989)6月19日

審査請求 未請求 発明の数 2 (全4頁)

⑪発明の名称 液晶表示装置の外部接続端子配列方法

⑫特 願 昭62-315609

⑬出 願 昭62(1987)12月14日

⑭発明者 今村 陽一 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

⑮出願人 セイコーエプソン株式 東京都新宿区西新宿2丁目4番1号
会社

⑯代理人 弁理士 最上 務 外1名

明細書

電源もしくは低周波信号端子を配置したことを特徴とする液晶表示装置の外部接続端子配列方法。

1. 発明の名称

液晶表示装置の外部接続端子配列方法

2. 特許請求の範囲

(1)液晶表示装置の表示情報を生成するシステム基体と液晶駆動回路基体が分離可能な液晶表示装置において、最大電圧を与える電源端子に隣接する端子は、非接続端子 (N C) もしくは、液晶表示装置に使われている液晶駆動回路の共通電源であることを特徴とする液晶表示装置の外部接続端子配列方法。

(2)逆接続時に最大電圧を与える電源端子と接続される位置にある端子を非接続端子とすることを特徴とする特許請求の範囲第1項記載の液晶表示装置の外部接続端子配列方法。

(3)表示情報を生成するシステム基体と液晶駆動回路基体が分離可能な液晶表示装置において、異なるタイミングで動作する高周波信号端子間には、

3. 発明の詳細な説明

〔産業上の利用分野〕

本発明は、液晶表示装置とシステム本体とを接続する信号と電源端子の配列方法に関する。

〔従来の技術〕

従来の液晶表示装置における外部接続端子配列は、一例として第3図に示すようにコンパクト化、省スペースを目的として以下の特徴をもっている。

(a)電源と信号端子は混在して(同一コネクタで)、一体配置されている。

(b)一列配置型の端子配列で、逆接続、ずれ接続防止構造を具備していないものが多い。

第3図において、GNDは液晶ドライバの共通電源、V_{cc}は図に示される信号が入力される液晶ドライバのロジック電源(+5V)、V_{LCD}は液晶駆動電源(最高電位+5~+30V)である。表示データラッチ信号L P、信号電極駆動回路の

シフトクロック X S C L は、回路動作上、ノイズやレベル変動があつてはならない信号である。一方液晶交流化信号 F R、表示の強制プランギング信号 Y D I S、走査スタートバルス Y D は、低周波信号である。また表示データ D₀ ～ D₇ は、X S C L と同期して動作する信号であるが、X S C L の立下がり時の信号レベルが安定していれば動作上問題のない信号である。

液晶表示装置の外形は、既に知られているように液晶表示パネル 1 を見切り板 5 で回路基板 2 に固定するようになっている。外部接続端子部 4 を有するフレキシブル・ケーブル 3 は、わずかなスペースを使って回路基板 2 にハンダ付けされる。

ケーブル 3 は、液晶表示装置の種類によっては具備していない場合もある。この構造は、本発明を示す第1図においても同様である。

〔発明が解決しようとする問題点〕

しかし前述の従来技術では、ロジック電源 V_{cc} に対して数倍高い電圧が加わる V_{Lcd} 端子に信号端子や V_{cc} 端子が隣接しているため、誤って隣接

端子とショートさせると液晶表示装置に組み込まれた液晶ドライバを破壊してしまうことがあった。また逆接続、すれ接続防止構造になつてない場合も、誤接続した場合は、同様に液晶ドライバが破壊することがあった。

さらに L S D が大容量化するに伴い、X S C L や D₀ ～ D₇ 等の信号が高周波化し、他の信号との相互干渉による誤動作が顕在化してきた。

そこで本発明はこのような問題点を解決するもので、その目的とすることは、外部接続端子の配列を工夫することによって、誤接続やショートによる液晶表示装置の破壊や誤動作を防止することにある。

〔問題点を解決するための手段〕

本発明の外部接続端子の配列方法は、最大電圧を与える電源端子に隣接する端子は、非接続端子もしくは、液晶表示装置に使われている液晶駆動回路の共通電源であり、異なるタイミングで動作する高周波信号端子間にには、電源もしくは低周波信号端子を配置したことを特徴とする。

〔作用〕

本発明の上記の配列方法によれば、最大電圧に隣接する端子は非接続端子であるので、隣接端子にショートしたり、一端子ずらして接続しても高電圧がロジック部に印加されることがないため、駆動回路は破壊されない。

また高周波の信号は、電源や低周波の信号によってシールド効果が働くので、相互干渉による誤動作が軽減される。

〔実施例〕

第1図は、本発明による液晶表示装置の外部接続部の端子配列を示した一例である。各端子と液晶駆動回路や液晶パネル 1 との接続関係は既に公知であるので、ここでは示さない。誤接続時の駆動回路の破壊原因としては、高電圧 V_{Lcd} がロジック部に印加されることによる電圧破壊（絶縁膜破壊、ジャンクション破壊）と、P N ジャンクションが順バイアスになることによる過電流破壊（配線の溶断、ボンディング部の剥離）が考えられる。後者の原因では、複数のドライバに分散して

電流が流れること、電源の出力電流容量が有限であるため、ドライバが破壊されることはない。そこでちょっとしたミスでは、V_{Lcd} 端子以外に高電圧が印加されない端子配列が望ましい。

第1図において、V_{Lcd} 端子は他の端子に比べて数倍高い電圧が加わるため、両側に非接続端子（N C）を設ける。これにより、隣接端子と V_{Lcd} がショートしても、隣接端子が破壊されるのが防止される。さらに N C 端子をはさんで G N D 端子を設けることにより、2端子までの端子ずれ接続させた場合でも、LCD ドライバの破壊を防止できる。すなわち第2図に示すように誤接続時の破壊電流 I_b は必ず G N D 端子と液晶ドライバ内のダイオード 1 3、1 5 を経由して流れる場合が多い。ここで破線で囲まれたブロック 2 1 は、システム基体をブロック 2 2 は、液晶駆動回路の入力部を示したものである。したがって液晶表示装置内の G N D 配線に過電流の遮断、制限手段（ヒューズや抵抗）1 0 を挿入しておけば、他の電源に対して保護手段を付けなくても、LCD ドライバ

に破壊電圧、電流が加わることを防止できる。この遮断、制限手段10は、他の原因で液晶表示装置内に過電流が流れる場合にも保護手段として働く。

逆接続した場合の保護手段として、 V_{LCD} と逆接続時に応する端子(2番端子)をNC端子とする。これによりロジック系に高電圧が印加されることによる電圧破壊を防止できる。さらに3、4番ピンをNC端子とすれば、逆接続に対しても V_{LCD} による破壊を防止できる。ちなみに接続端子両端のGND、NC端子は、外部導体とフレキシブル接続ケーブル3が接触したときに電気的破壊の危険度を下げるものである。

次に信号線の配列方法について説明する。従来の液晶表示装置への信号は、多くの場合入力信号だけである。LCDが大容量化するに伴い入力信号が高速になり、ノイズ対策が重要になってきている。この中でLCDドライバの安定動作上、外来ノイズ対策をしなければならない端子は限られ、XSCL、LPだけである。そこでこれらの信号

を他の高周波信号から離し、低周波信号もしくは電源で囲むように配置することにより、接続端子部、液晶表示装置内、接続ケーブルのノイズを緩和することができる。表示データ D_0 ～ D_7 については、すべての信号の変化が同タイミングとなるため、各表示データ端子毎に必ずしも電源で分離する必要はない。接続端子配列は、信号線をGNDと V_{LCD} で両側から囲むことにより、全体としてノイズの発生、侵入を緩和している。

以上の配置方法は、逆接続、ずれ接続防止手段がない場合であるが、防止手段に応じて、それに応する配列制約をなくすことができることはいままでもない。例えば逆接続防止手段があれば、これに相当する配列部——2倍端子のNC端子をなくすことが可能である。

〔発明の効果〕

以上述べたように本発明の端子配列方法は、従来の液晶表示装置の構造を変えることなく、わずかの接続端子を増加させるだけで、以下の効果を有する。

- (a) 液晶表示装置とシステム基体との不用意な接続ミスによるLCDドライドの破壊、劣化を防止できる。
- (b) 端子接続部や接続ケーブルの放射ノイズが減少し、また信号間のカップリングが緩和されるので、大容量液晶表示装置における動作安定度が増す。

4. 図面の簡単な説明

第1図は、液晶表示装置における本発明の外部接続端子配列を示す図。

第2図は、ずれ接続した場合のLCDドライバに流れる過大電流を示す図。

第3図は、従来の外部接続端子配列を示す図。

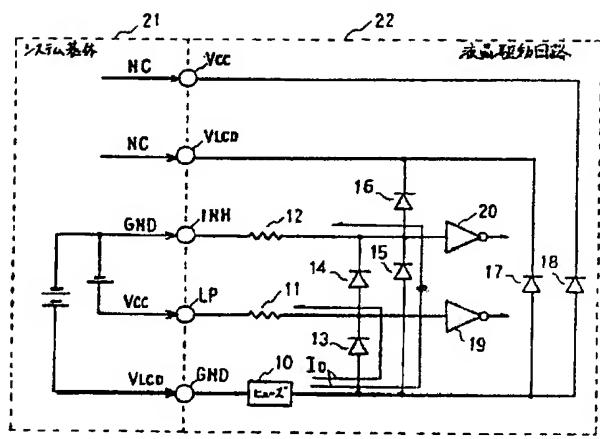
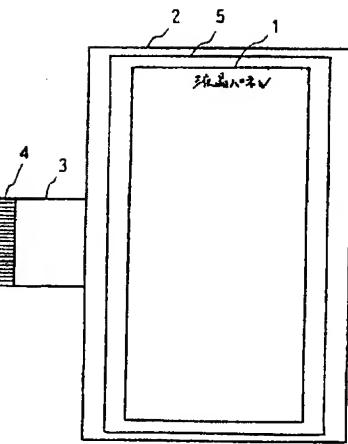
- 1 …… 液晶パネル
- 2 …… 回路基板
- 3 …… フレキシブル・ケーブル
- 4 …… 外部接続端子部
- 10 …… 過電流遮断、制限手段
- 21 …… システム基体(本体)

22 …… 液晶駆動回路の入力部

以上

出願人 セイコーエプソン株式会社
代理人弁理士 最上 務 他1名

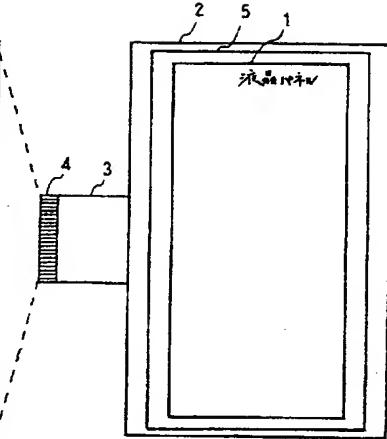
端子番号	端子名
1	GND
2	NC
3	D0
4	D1
5	D2
6	D3
7	GND
8	D4
9	D5
10	D6
11	D7
12	GND
13	FR
14	YD
15	XSCL
16	INH
17	LP
18	VCC
19	GND
20	NC
21	VtCD
22	NC



第1図

第2図

端子番号	端子名
1	D0
2	D1
3	D2
4	D3
5	YD
6	FR
7	LP
8	XSCL
9	D4
10	D5
11	D6
12	D7
13	GND
14	VCC
15	VLCD
16	Vc
17	NC
18	NC
19	NC
20	NC



第3図